

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-162138

(43)Date of publication of application : 19.06.1998

(51)Int.Cl. G06T 7/00
H04N 7/18

(21)Application number : 08-315341

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 26.11.1996

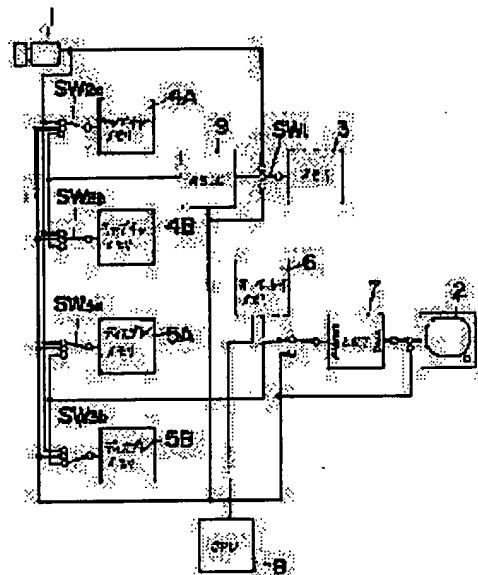
(72)Inventor : HASHIMOTO YOSHIHITO
TANIWAKI NAOHITO
IKEDA KAZUTAKA

(54) IMAGE PROCESSING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To shorten the processing time by performing operation, which is simple and large in the number of processes like the calculation of the sum of luminance values, the sum of squares, and a product sum with ASIC, and also performing operation, which is complicated and small in the number of processes with a CPU.

SOLUTION: As for the image processing method, which detects image position by pattern matching that detects the most similar part to a template in an image to be inspected, the ASIC9 processes the calculation of the sum of luminance values, the sum of squares, and the product sum after template coordinate value calculation and the CPU is put in charge of other processes. Namely, the operation which is simple and large in process frequency like the calculation of the sum of the luminance values, the sum of squares, and the product sum is shortened in process time by the ASIC9 specified for the arithmetic process. Consequently, the method, which performs the processing only by the CPU 8, and shorten the processing time of several seconds needed to search an object image of 512×480 with a template of, for example, 128×128 size, to be 1 second or less.



LEGAL STATUS

[Date of request for examination] 17.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

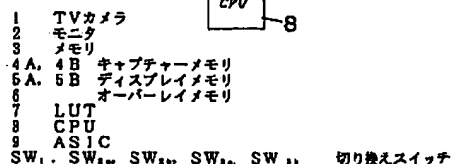
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(11)特許出願公開番号

(43)公開日 平成10年(1998)6月19日

400



(2)

【特許請求の範囲】

【請求項1】 検査対象画像からテンプレートと最も類似する部分を検出するパターンマッチングによって画像位置を検出する画像処理方法において、輝度値の総和、二乗和、積和の計算のように単純で処理数の多い演算をASICで行うとともに、複雑で処理数の少ない演算をCPUで行うことを特徴とする画像処理方法。

【請求項2】 処理を粗サーチと詳細サーチに分け、粗サーチ時にはテンプレート中の輝度の分散値の高い特徴的な矩形領域を複数抽出し、該抽出された矩形領域に対してのみ演算を行うことを特徴とする請求項1記載の画像処理方法。

【請求項3】 テンプレートの大きさに応じて抽出する抽出領域の大きさを変更、若しくは抽出個数を変更することを特徴とする請求項2記載の画像処理方法。

【請求項4】 粗サーチ時のすべての段階に対して同一のテンプレートを用いることを特徴とする請求項2記載の画像処理方法。

【請求項5】 ASICによる演算処理中に、CPUでASICの前の結果を用いる処理を行なうことを特徴とする請求項1記載の画像処理方法。

【請求項6】 特徴点の選択を格子点の集合とし、その格

$$mn \sum_{x,y \in S} f(x,y) g(x,y) - \sum_{x,y \in S} f(x,y) \sum_{x,y \in S} g(x,y)$$

相関値 $\tau =$

$$\frac{(mn \sum_{x,y \in S} f(x,y)^2 - (\sum_{x,y \in S} f(x,y))^2) (mn \sum_{x,y \in S} g(x,y)^2 - (\sum_{x,y \in S} g(x,y))^2)}{mn \sum_{x,y \in S} f(x,y) g(x,y) - \sum_{x,y \in S} f(x,y) \sum_{x,y \in S} g(x,y)}$$

… (1)

【0004】 f: テンプレートの輝度値

g: 検査画像輝度値

S: テンプレートと画像の重なった領域

mn: 重なり領域の画素数

ところで、従来のパターンマッチングを用いた画像処理方法では式(1)の輝度の総和・二乗和・積和の各項の計算をメインCPUあるいはDSPで行い、その後で式(1)の計算を行っている。

【0005】 また、検出の処理を数段階の処理に分け、最後の1段階以外は粗サーチとして、図9(b)に示すように解像度を低下させた対象画像11及びテンプレート10を用い、概略位置(破線枠で示す)を決定し、図9(c)に示すように段階が進む毎に対象画像11及びテンプレート10の解像度を向上させて行き、次段階のサーチ範囲は前段階の検出位置(図では+で示す)を中心として、前後方向に $\sqrt{\text{(圧縮率)}}$ の範囲(1/64の圧縮ではx, y前後方向に8画素、計256画素の範囲)11'とする。こうすることでサーチ範囲の縮小を行うことが可能となる。この時の解像度は、元の解像度の1/256~1/4程度の範囲である。解像度を低下させる方法は、1/64の圧縮であれば、近傍8×8画素の輝度の平均値を計算し、その値を圧縮画像の1画素

*子点の集合の半分を分散が最大となる箇所、もう半分を最小となる箇所として選択し、これらの選択箇所に対してのみ演算を行うことを特徴とする請求項1記載の画像処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、検査対象画像からテンプレート(教示画像)と最も類似する部分を検出するパターンマッチングによって画像位置を検出する画像処理方法に関するものである。

【0002】

【従来の技術】 検査対象画像から教示画像たるテンプレートと類似する部分を検出する方法の1つに特開平7-322057号公報等に見られるパターンマッチング法がある。この手法は、図9(a)に示すようにテンプレート10を検査対象画像11内でx, y方向に移動させ、両者の重なっている部分に対して式(1)の計算を行い、これが最大となる時のテンプレートの位置x, yを検出するものである。図9(a)では中央の破線枠で示される位置が検出位置となる。

【0003】

【数1】

の輝度値とすることで行う。最後の1段階は詳細サーチとして本来の解像度で処理を行い、正確な位置の検出を行う。

【0006】

【発明が解決しようとする課題】 ところで上述のパターンマッチングによって類似位置検出では、演算量が膨大となるため、処理時間が膨大になる問題があった。従来のメインCPUやDSPを用いた輝度の総和・二乗和・積和演算では十分高速な処理時間が得られず、更に総和の演算が終了してから(1)式の計算を行うため、処理時間が更に長くなると言った問題があった。また、画像の圧縮による粗サーチでは、圧縮画像を作成することそのものに処理時間がかかり、全体の処理時間が長くなるという問題があり、段階が進む毎にテンプレート1枚あたりの処理時間が増加していくという問題があった。また、各段階毎にテンプレートを用意しなければならず、処理が煩雑になる問題もあった。

【0007】 本発明は上記問題点に鑑みて為されたもので、その目的とするところは、演算処理の高速化を図った画像処理方法を提供するにある。

【0008】

【課題を解決するための手段】 上記目的を達成するため

(3)

3

に請求項1の発明では、検査対象画像からテンプレートと最も類似する部分を検出するパターンマッチングによって画像位置を検出する画像処理方法において、輝度値の総和、二乗和、積和の計算のように単純で処理数の多い演算をASICで行うとともに、複雑で処理数の少ない演算をCPUで行うことを特徴とし、単純で処理数の多い演算を専用のASICで演算を行うことにより、CPUのみで演算処理を行う場合に比べて処理時間を大幅に短縮できる。請求項2の発明では、請求項1の発明において、処理を粗サーチと詳細サーチに分け、粗サーチ時にはテンプレート中の輝度の分散値の高い特徴的な矩形領域を複数抽出し、該抽出された矩形領域に対してのみ演算を行うことを特徴とし、矩形領域内の画素についてのみ相関演算を行うことで処理時間を一層短縮することができる。

【0009】請求項3の発明では、請求項1の発明において、テンプレートの大きさに応じて抽出する抽出領域の大きさを変更、若しくは抽出個数を変更することを特徴とし、検査対象物の分布範囲が大きい場合でも精度を落とさずに位置の検出を行うことができる。請求項4の発明では、請求項2の発明において、粗サーチ時のすべての段階に対して同一のテンプレートを用いることを特徴とし、テンプレート設定時の処理を簡略化し、且つ処理時間を短縮させることができる。

【0010】請求項5の発明では、請求項1の発明において、ASICによる演算処理中に、CPUでASICの前の結果を用いる処理を行なうことを特徴とし、ASICとCPUで並行に演算処理を行うことにより、更に大幅に演算処理の時間を短縮することができる。請求項6の発明では、請求項1の発明において、特徴点の選択を格子点の集合とし、その格子点の集合の半分を分散が最大となる箇所、もう半部分を最小となる箇所として選択し、これらの選択箇所に対してのみ演算を行うことを特徴とし、位置検出精度の低下を抑えつつ処理時間の高速化を図ることができる。

【0011】

【発明の実施の形態】以下本発明を実施形態に基づいて説明する。

(実施形態1) 図1は本発明の画像処理方法を採用した画像処理装置の全体構成を示しており、被検査対象物を撮像するTVカメラ1と、モニタ2と、テンプレートを保存するメモリ3と、TVカメラ1から取り込んだ検査画像を記録するキャプチャーメモリ4A、4Bと、モニタ2に表示する画像を記録するディスプレイメモリ5A、5Bと、文字や図形を描画し、検査画像と重ねてモニタ2に表示させるためのオーバーレイメモリ6と、ディスプレイメモリ5A、5Bの内容と自分の内容とを参照し、モニタ2への出力値を決定するテーブルを持つLUT (Look Up Table) 7と、CPU8と、ASIC9とを備え、メモリ3は切り換えスイッチ

4

SW₁によりCPU8のアクセスとASIC9のアクセスとを切り換え、ASIC9とCPU8とが同時にアクセスすることができないようになっている。

【0012】またキャプチャーメモリ4A、4Bは切り換えスイッチSW_{2a}、SW_{2b}により夫々CPU8のアクセスと、ASIC9のアクセスとに切り換えられるようになっており、キャプチャーメモリ4A又は4BがASIC9又はCPU8に接続されている場合は、他方のキャプチャーメモリ4B又は4AはTVカメラ1に接続されるようになっており、一方がCPU8又はASIC9による処理を行っている間他方はTVカメラ1に接続され、次の検査画像を取り込みを行うようになっており、TVカメラ1と、CPU8と、ASIC9が同時に同じメモリ4A、4Bにアクセスすることができないようになっている。

【0013】またディスプレイメモリ5A、5Bは切り換えスイッチSW_{3a}、SW_{3b}によってCPU8からのアクセスと、TVカメラ1からの取り込みと、モニタ2への表示の切り換えを行うようになっている。尚LUT7、ディスプレイメモリ4A、4B、オーバーレイメモリ6は本発明の画像処理とは直接関係するものでない。

【0014】また図示しないが、ASIC9に実際に動作させるのに必要なスキャンデータが保存されているスキャンメモリを備えている。スキャンデータはCPU8によって作成される。図2は該装置の動作フローを示しており、このフローによれば、CPU8でASIC9を選択して、スキャンデータを転送すると、ASIC9はメモリ選択とライトモード選択を行う。これによりメモリ部ではスキャンメモリにスキャンデータを書き込むようになってい

【0015】そして装置(チェッカ)をスタートさせるとCPU8によりASIC9ではメモリ選択とスキャンメモリの読み出しアドレスを生成する。この生成によりメモリ部ではスキャンメモリからデータ読み出しを行なう。この読み出しに対応してASIC9はデータ数のチェック、モード設定、各種パラメータ設定、スキャンデータの生成を行なうとともに、ビデオメモリであるキャプチャーメモリ4A、4B及びメモリ3の読み出しを行なう。この読み出しデータをASIC9は設定モードセレクトに基づいて濃淡データカウント、つまり和、積和、二乗和の演算処理を行ない、CPU8に対してその結果の読み出し要求を行う。CPU8ではタイミング調整を行って結果を読み出しするのである。

【0016】このような動作フローに基づいて図1の画像処理装置が動作するのである。次に上記画像処理装置を用いた本実施形態を説明する。本実施形態の方法は図3に示すテンプレート1枚に対する処理アルゴリズムの内、テンプレート座標値計算後の、輝度値の総和・二乗和・積和計算のステップ(a)をASIC9が処理し、その他の処理をCPU8が担うものである。つまり本実

(4)

5

施形態では、総和・二乗和・積和計算のように単純で且つ処理回数の多い演算を、その演算処理に特化させたASIC9を用いることで処理時間の短縮を図っているのである。而して、従来のCPUのみで処理を行う方法では、128×128の大きさのテンプレートで512×480の対象画像をサーチするのに数秒かかっていた処理時間を本実施形態では1秒以下に高速化することができた。

【0017】（実施形態2）実施形態1のASIC9により演算処理の短縮を図っているが、これに加えて本実施形態では、更に処理時間を短縮するために、テンプレート及び対象画像の解像度が低解像度の段階、つまり粗

サーチ時に於いて相関値演算を行う領域をテンプレート *

$$\text{分散値} = \sum_{x,y \in s} (f(x,y) - \bar{f})^2 \quad \dots (2)$$

f : テンプレートの輝度値

\bar{f} : テンプレート内の輝度平均値

s : テンプレートの領域

【0020】つまり上記の矩形領域を用いて分散値の高い領域を選択した場合、図4(a)のように急激な輝度変化すなわちエッジが存在する箇所が選択され、また、単純に上位から順に選択すると図4(b)のように矩形領域12の位置が局在化して、検査結果が局所解に陥いて検出精度が低下する点に鑑みて、2個目以降に選択された矩形領域12の場合は既に位置の決定している分散値の上位の箇所から一定値以上離れた箇所を選択することにした。つまり図4(c)に示すように選択された領域の中心座標を中心として $T_y/3$ 、 $T_x/3$ の領域13は領域選択の候補から外すことにした。

【0021】従って最終的に図4(d)のように矩形領域12が選択される。これらの矩形領域12内の画素についてのみ、相関演算を行うことで、処理時間を1/2に短縮することができたのである。

（実施形態3）本実施形態は実施形態1の演算処理にASIC9を用いる点で同じで且つ実施形態2と同様に矩形領域12を選択する方法であるが下記の点で実施形態2と相違する。

【0022】つまり元のテンプレート10の大きさを T_x 、 T_y すると、矩形領域の大きさを $T_x/16$ 、 $T_y/16$ としたものである。これにより、テンプレート10の大きさに対する矩形領域12の大きさの割合が一定になり、テンプレート12の大きさに関わらず、同一の精度で位置の検出を行うことができる。また、実施形態2では個数を5個と一定にしたが、テンプレート11の大きさの変化に比例して、個数も増加させることにした。こうすることで、検出対象物の分布範囲が大きい場合でも精度を落とさずに位置の検出を行うことができる。

【0023】（実施形態4）本実施形態も実施形態1の

6

* 中輝度の分散値の高い特徴的な矩形領域とし、その抽出領域数を例えば5箇所とし、演算処理に要する時間を短縮させている。

【0018】つまり図4(a)に示すようにテンプレート10のサイズを例えば $T_x=128$ 、 $T_y=128$ とし、演算対象とする各矩形領域12の大きさを $V_x=8$ 、 $V_y=8$ とした。この矩形領域の選択は、この8×8の矩形領域内の輝度の分散値を計算し、上位から5個選択することで行う。分散値は式(2)によって求める。

【0019】

【数2】

演算処理にASIC9を用いる点で同じであるが、図5(a)(b)に示すように、粗サーチ処理を2段階とし、1段階目(図5(a))は検査対象画像上の領域を x 、 y 方向ともに7画素ずつ跳ばしながらテンプレート10を移動させ、図5(b)に示す2段階目では1画素ずつ跳ばしながら移動して相関演算を行う。つまり従来の2段階目への移行ではテンプレート1枚あたりの処理時間が16倍になり、また、2段階目のサーチ範囲も25.6画素となるため、処理時間を押さえるためにはさらに何段階かの階層を挟まなければならなかったが、本実施形態では2段階目のサーチにも1段階目と同じテンプレート10を用いて処理を行うことで、同一の処理を処理時間および階層数を増加させることなく行えるようになった。尚図5(b)の検査画像11の中心の+は前回の検出位置を示す。

【0024】（実施形態5）本実施形態は、ASIC9を用いても図6(a)に示すように直列演算ではASIC9による演算が終了してからその結果を受けてCPU8による演算を行うため処理時間がかかっていたのを改善したものである。つまり上述の粗サーチ時のCPU8が担当する演算とASIC9が担当する演算の処理時間はほぼ同じであるので、この点に鑑みて本実施形態では図6(b)に示すように、ASIC9による演算とCPU8による演算を並列に行うようにして処理時間の短縮を図った。このとき、CPU8はASIC9が1時点前のサーチ点について出力した結果を用いて演算を行う。この処理により、(ASIC9の演算処理時間+CPU8の演算処理時間)であった処理時間をASIC9の演算処理時間とCPU8の演算処理時間の内長い方の処理時間のみとすることができ、これにより、テンプレート1枚あたりの処理時間を2/3に短縮でき、結果全体

(5)

7

の処理時間を2/3に短縮することができた。

【0025】図7は本実施形態における演算処理のフローチャートを示しており、CPU8でテンプレート座標値計算後、ASIC9の設定行なった後、ASIC9では総和計算等ASIC9で特化された処理を行ない、これに並行してCPU8で相関値計算、相関値比較を行うのである。上記の本実施形態によれば、類似位置検出に要する処理時間が大幅に短縮され、CPU8のみで演算処理を行う場合に比べて処理時間を1/10まで短縮できた。具体的には数秒乃至28.0msecまで短縮できた。

【0026】勿論、本実施形態の演算処理の方法を実施形態2、実施形態3に用いても良い。

(実施形態6) 本実施形態は実施形態1或いは実施形態5におけるASIC9を用いて演算処理の方法に加えて下記のような処理を行うものである。

【0027】まず図8は本実施形態で用いる格子点テンプレートを示しており、各格子点は図8に示すようにx方向には1.5画素、y方向には7画素離れており、この組を2つ用いるため全体で元のテンプレートの1/6.4の画素数となる。これを、テンプレート領域内で移動し、一方は式(2)の分散値が最大となる箇所(図8(b))、もう一方は最小となる箇所(図8(c))を選択し演算に用いる点の位置を特定する。このテンプレートを用いて実施形態1、5の処理を行う。この方法により、単純に画素を間引き格子点にした場合(図8(e))には検出できなかった画像の場合でも正しい位置を図8(d)に示すように検出できるようになった。

【0028】

【発明の効果】請求項1の発明は、検査対象画像からテンプレートと最も類似する部分を検出するパターンマッチングによって画像位置を検出する画像処理方法において、輝度値の総和、二乗和、積和の計算のように単純で処理数の多い演算をASICで行うとともに、複雑で処理数の少ない演算をCPUで行うことを特徴とし、単純で処理数の多い演算を専用のASICで演算を行うことにより、CPUのみで演算処理を行う場合に比べて処理時間を大幅に短縮できるという効果がある。

【0029】請求項2の発明は、請求項1の発明において、処理を粗サーチと詳細サーチに分け、粗サーチ時にはテンプレート中の輝度の分散値の高い特徴的な矩形領域を複数抽出し、該抽出された矩形領域に対してのみ演算を行うことを特徴とし、矩形領域内の画素についてのみ相関演算を行うことで処理時間を一層短くすることができるという効果がある。

【0030】請求項3の発明は、請求項1の発明におい

8

て、テンプレートの大きさに応じて抽出する抽出領域の大きさを変更、若しくは抽出個数を変更することを特徴とし、検査対象物の分布範囲が大きい場合でも精度を落とさずに位置の検出を行うことができるという効果がある。請求項4の発明は、請求項2の発明において、粗サーチ時のすべての段階に対して同一のテンプレートを用いることを特徴とし、テンプレート設定時の処理を簡略化し、且つ処理時間を短縮させることができるという効果がある。

10 【0031】請求項5の発明は、請求項1の発明において、ASICによる演算処理中に、CPUでASICの前の結果を用いる処理を行なうことを特徴とし、ASICとCPUで並行に演算処理を行うことにより、更に大幅に演算処理の時間を短縮することができるという効果がある。請求項6の発明は、請求項1の発明において、特徴点の選択を格子点の集合とし、その格子点の集合の半分を分散が最大となる箇所、もう半分を最小となる箇所として選択し、これらの選択箇所に対してのみ演算を行うことを特徴とし、位置検出精度の低下を抑えつつ処理時間の高速化を図ることができるという効果がある。

【図面の簡単な説明】

【図1】本発明方法を画像処理装置の回路構成図である。

【図2】図1のCPUとASICの動作説明用フローチャートである。

【図3】本発明の実施形態1のフローチャートである。

【図4】本発明の実施形態2の説明図である。

【図5】本発明の実施形態3の説明図である。

30 【図6】本発明の実施形態4の説明図である。

【図7】本発明の実施形態5の説明図である。

【図8】本発明の実施形態6の説明図である。

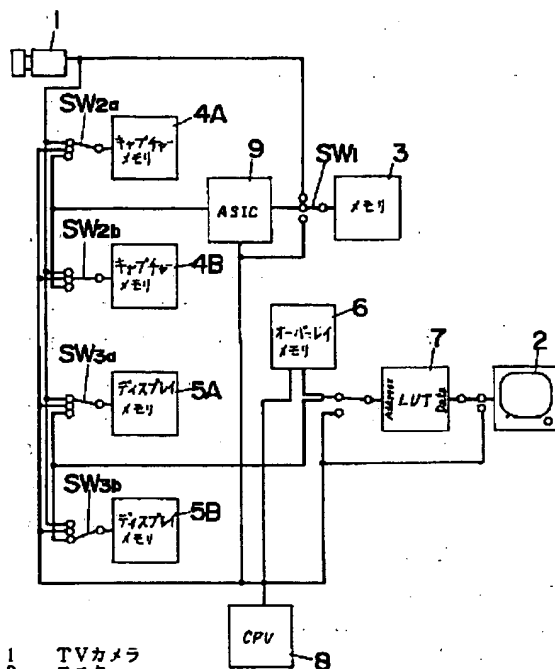
【図9】従来のパターンマッチングの画像処理方法の説明図である。

【符号の説明】

1 TVカメラ
2 モニタ
3 メモリ
4A, 4B キャプチャーメモリ
40 5A, 5B ディスプレイメモリ
6 オーバーレイメモリ
7 LUT
8 CPU
9 ASIC
SW1, SW2a, SW2b, SW3a, SW3b 切り換えスイッチ

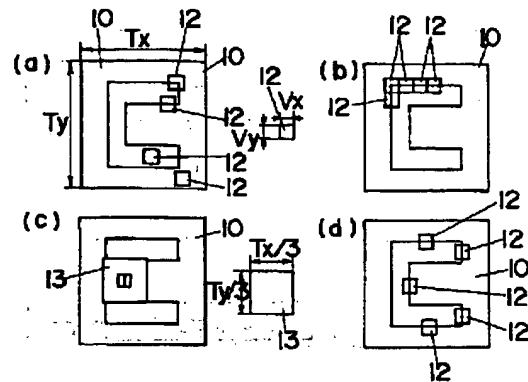
(6)

【図1】

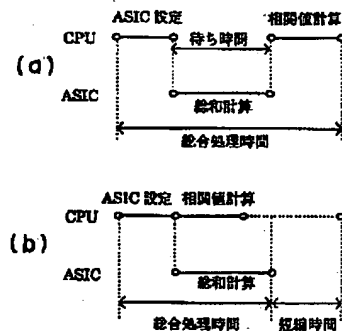


- 1 TVカメラ
2 モニタ
3 メモリ
4 A, 4 B キャプチャメモリ
5 A, 5 B ディスプレイメモリ
6 オーバーレイメモリ
7 LUT
8 CPU
9 ASIC
SW1, SW2a, SW2b, SW3a, SW3b 切り換えスイッチ

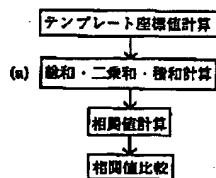
【図3】



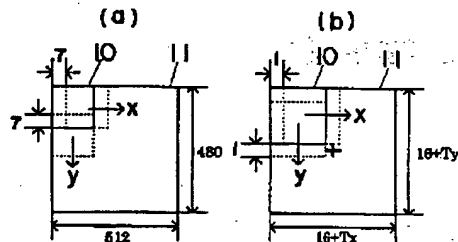
【図6】



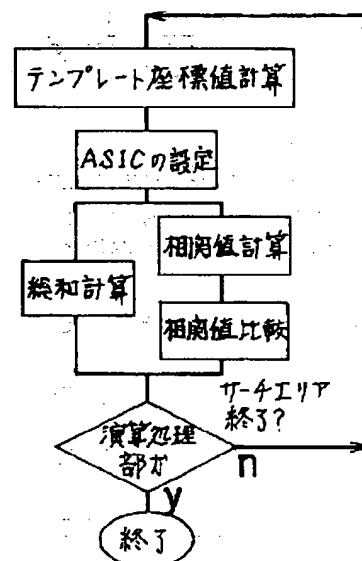
【図4】



【図5】

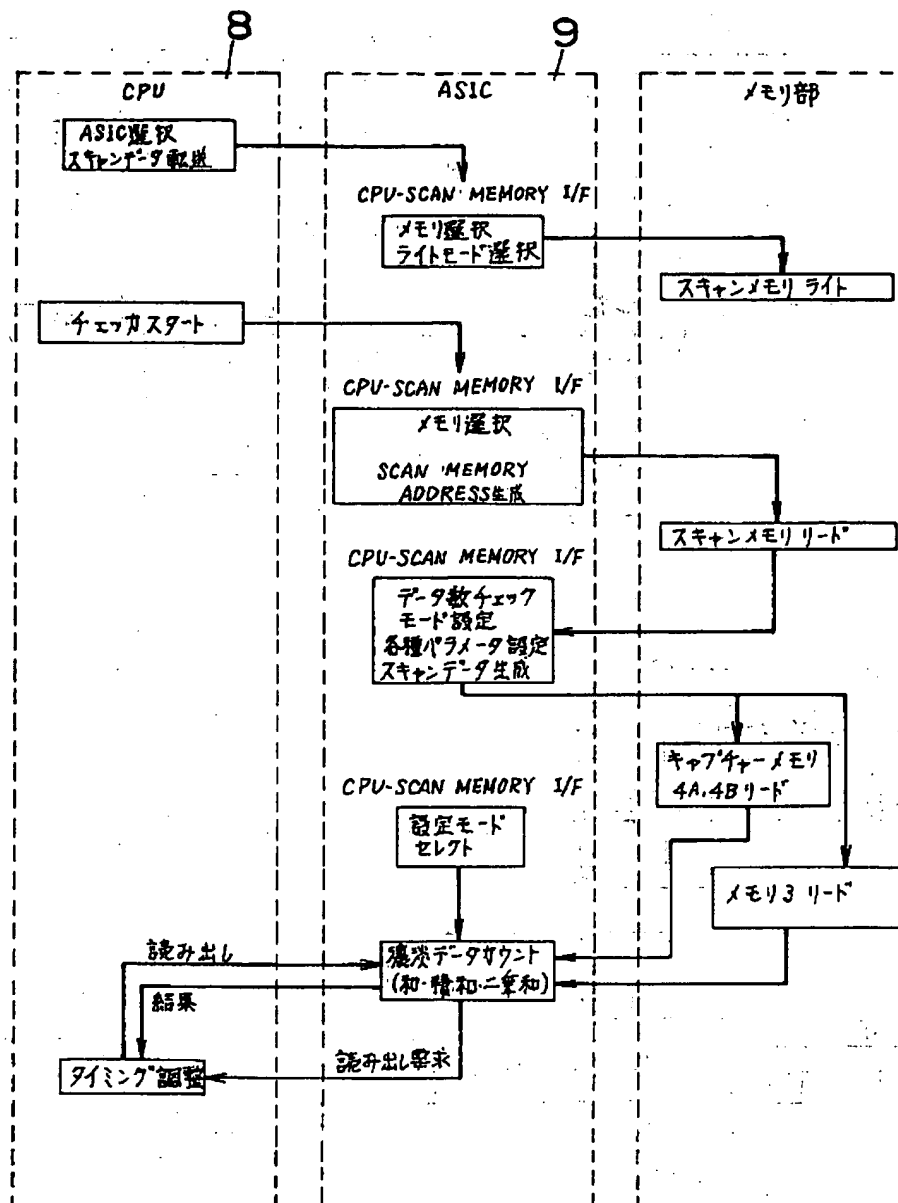


【図7】



(7)

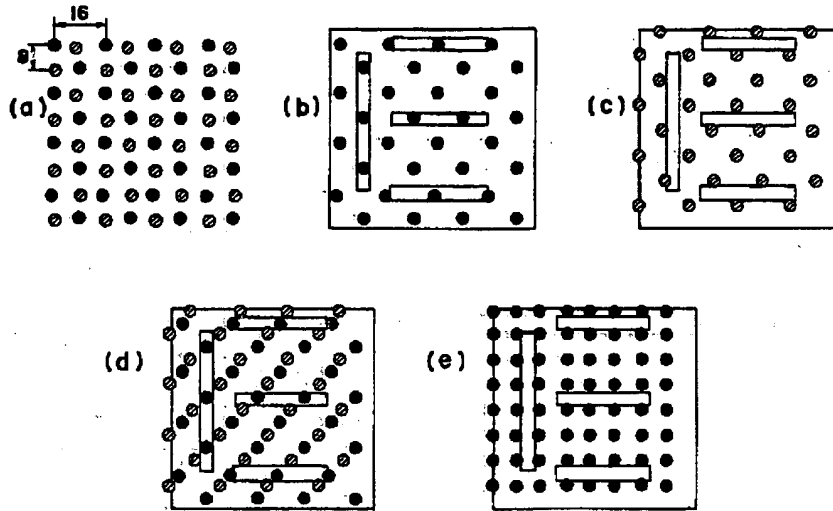
・【図2】



S/n 10/773,369
 aut unit 2182

(8)

【図8】



【図9】

